

(19) 日本国特許庁 (J P)

(12) 公表特許公報 (A)

(11) 特許出願公表番号

特表2000-502547

(P2000-502547A)

(43) 公表日 平成12年2月29日 (2000.2.29)

(51) Int.Cl.⁷

H 0 4 L 12/56

識別記号

F I

H 0 4 L 11/20

テーマコード (参考)

1 0 2 F

審査請求 未請求 予備審査請求 未請求 (全 22 頁)

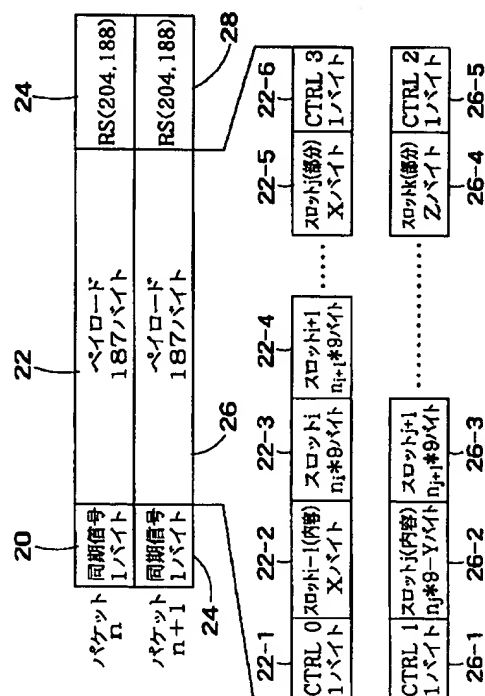
(21) 出願番号 特願平10-519145
(86) (22) 出願日 平成9年9月26日 (1997.9.26)
(85) 翻訳文提出日 平成10年6月19日 (1998.6.19)
(86) 国際出願番号 PCT/IB97/01157
(87) 国際公開番号 WO98/18246
(87) 国際公開日 平成10年4月30日 (1998.4.30)
(31) 優先権主張番号 96202903.9
(32) 優先日 平成8年10月22日 (1996.10.22)
(33) 優先権主張国 ヨーロッパ特許庁 (EP)
(81) 指定国 EP(AT, BE, CH, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE), BR, CN, JP, KR

(71) 出願人 コーニンクレッカ、フィリップス、エレクトロニクス、エヌ、ヴィ。
オランダ国5621、ペーアー、アインドーフェン、フルーネヴァウツウェッハ、1
(72) 発明者 パン グリンスベン、ベトルス アウグスティヌス マリア
オランダ国5656、アーアー、アインドーフェン、プロフ、ホルストラーン、6
(72) 発明者 パン ドリエル、カレル ヤン リーンデルト
オランダ国5656、アーアー、アインドーフェン、プロフ、ホルストラーン、6
(74) 代理人 弁理士 佐藤 一雄 (外3名)

(54) 【発明の名称】 柔軟なフレーム構造を有する送信システム

(57) 【要約】

送信システムにおいて、送信機 (2) は、ヘッダとペイロード部とを有するフレームを組み立てるためのフレーム・アセンブラ (8) を備えている。ヘッダ (22-1) は、フレーム内の新たなパケットの開始を示すための識別子 (22-6) を備えている。このようなパケットは、パケットの長さを示すヘッダ (44) を備えている。識別子から取り出されたパケットの開始位置と、パケットの長さを使用することにより、パケットのタイプや長さにかかわらず、パケットのシーケンス内のすべてのパケットの開始を判断することができる。これにより、非常に効率のよい柔軟なフレーム構造が得られる。



【特許請求の範囲】

1. 送信媒体を介して少なくとも1つの受信機に結合された送信機を備えている送信システムであって、

前記送信機が、制御部とペイロード部とを含むフレームを組み立てるためのフレーム組立て手段を備え、

前記受信機が、前記フレームから前記ペイロード部を抽出するためのフレーム分解手段を備えているとともに、

前記フレーム組立て手段が、少なくともパケットの長さを含んだ識別部を有するパケットを前記フレームに挿入するようにも構成されており、

さらに、前記フレーム組立て手段が、フレーム内の新たなパケットの開始位置を前記制御部に挿入するように構成されており、

前記フレーム分解手段が、新たなパケットの開始位置を前記制御部から取り出し、かつ、前記開始位置と前のパケットのサイズとから次のパケットの開始位置を決定するように構成されている、

ことを特徴とする送信システム。

2. 前記フレーム組立て手段が、さらに、パケット・タイプ表示を前記識別部に導入するように構成されている、

ことを特徴とする請求の範囲第1項に記載の送信システム。

3. フレームの前記制御部が、次のフレームの新たなパケットの開始位置を含んでいる、

ことを特徴とする請求の範囲第1項または第2項に記載の送信システム。

4. 前記パケットの長さが、1バイトより大きな基本データ・ユニットの正数倍である、

ことを特徴とする請求の範囲第1項、第2項または第3項に記載の送信システム。

5. 制御部とペイロード部とを含むフレームを組み立てるためのフレーム組立て手段を備え、送信媒体を介して信号を送信するための送信機であって、

前記フレーム組立て手段が、少なくともパケットの長さを含んだ識別部を有す

るパケットを前記フレームに挿入するように構成されており、

さらに、前記フレーム組立て手段が、フレーム内の新たなパケットの開始位置を前記制御部に挿入するように構成されている、

ことを特徴とする送信機。

6. 入力信号のフレームからペイロード部を抽出するためのフレーム分解手段を備え、送信媒体からデータを受信するための受信機であって、

前記フレーム分解手段が、新たなパケットの開始位置を制御部から取り出し、かつ、前記開始位置と現在のパケットのサイズとから次のパケットの開始位置を決定するように構成されている、

ことを特徴とする受信機。

7. 制御部とペイロード部とを含むフレームを組み立て、

前記フレームを送信し、かつ、

前記フレームから前記ペイロード部を抽出する、

ことを含む、送信機から受信機へ送信媒体を介してデータを送信するための方法において、

少なくともパケットの長さを含んだ識別部を有するパケットを前記フレームに挿入し、

さらに、フレーム内の新たなパケットの開始位置を前記制御部に挿入し、

新たなパケットの開始位置を前記制御部から取り出し、かつ、

前記開始位置と現在のパケットのサイズとから次のパケットの開始位置を決定する、

ことを特徴とする方法。

8. 制御部とペイロード部とを含むフレームを組み立てることを含む、信号を送信するための方法において、

少なくともパケットの長さを含んだ識別部を有するパケットを前記フレームに挿入し、

さらに、フレーム内の新たなパケットの開始位置を前記制御部に挿入する、

ことを特徴とする方法。

9. データを受信するための方法であって、
当該方法は、入力信号のフレームからペイロード部を抽出することを含んでい
るとともに、
新たなパケットの開始位置を制御部から取り出し、
前記開始位置と現在のパケットのサイズとから次のパケットの開始位置を決定
する、
ことを特徴とする方法。
10. 制御部とペイロード部とを有するフレームを含む信号において、
前記ペイロード部が、少なくともパケットの長さを含んだ識別部を有するパケ
ットを含み、
前記制御部が、フレーム内の新たなパケットの開始位置を含んでいる、
ことを特徴とする信号。

【発明の詳細な説明】

柔軟なフレーム構造を有する送信システム

本発明は、送信媒体を介して少なくとも1つの受信機に結合されている送信機を備えた送信システムに関する。この送信機は、制御部とペイロード部とを含むフレームを組み立てるためのフレーム組立て手段を備えている。この受信機は、フレームからペイロード部を抽出するためのフレーム分解手段を備えている。

また、本発明は、送信機、受信機、送信方法および信号に関する。

本発明による送信システムは、DAVIC 1.1仕様書のパート8の改訂版3.0とは区別される。

DAVIC (Digital Audio Video Council : デジタル・オーディオ・ビデオ審議会) 仕様書では、デジタル・エンハンスド同報通信チェーンを標準化することが試みられている。これらの標準は、コンテンツ・プロバイダからサービス・プロバイダを介してエンド・ユーザへの完全なチェーンをカバーする。DAVICによってカバーされる面は、たとえば、ビデオ符号化、セキュリティ、チャンネル符号化、変調およびフレーム構造である。

DAVICでは、MPEG-2移送ストリーム多重化を使用することが提案されている。この多重化では、187バイトのペイロード部が、制御部とペイロード部とを含むフレームを運ぶ。DAVICでは、ペイロード部はATMセルのシーケンスである。制御部は、パケットの優先度および誤りフラグのようないくつかの要素、ならびに、ATMセルは、情報をぎっしり詰めて送信チャンネルを満たすように導入されるので、フレームで運ばれる現在のATMセルのシーケンスが受信機において廃棄される必要があることを示す表示を運ぶことができる。

公知のシステムの問題は、現在のペイロード・フォーマットとは異なる他のフ

ォーマットのデータの移送に適していないということである。このような他のフォーマットは、たとえば、125 μ 秒の繰り返し速度を有する固定長データ・ワードを必要とするSTM、またはイーサネット・パケットもしくはIP (Internet Protocol : インターネット・プロトコル) パケットのような可変長データ・フォーマットである。

本発明の目的は、さまざまなタイプのデータ・フォーマットの移送を許容する前記序文による送信システムを提供することにある。

したがって、本発明による送信システムは、前記フレーム組立て手段が、少なくともパケットの長さを含んだ識別部を有するパケットを前記フレームに挿入するように構成されており、さらに、前記フレーム組立て手段が、フレーム内の新たなパケットの開始位置を前記制御部に挿入するように構成されており、前記フレーム分解手段が、新たなパケットの開始位置を前記制御部から取り出し、かつ、前記開始位置と現在のパケットのサイズとから次のパケットの開始位置を決定するように構成されている、ことを特徴とする。

フレームの制御部においてパケットの開始位置を示し、フレームの開始位置から次のパケットの開始を決定し、開始位置と先行するパケットの長さから次のパケットの開始を決定することによって、すべての種類のパケットをフレームで移送することが可能となる。また、パケットを2つの部分に分割して、異なるフレームで移送することも可能となり、効率が非常に高くなる。

本発明の一実施例は、前記フレーム組立て手段が、さらに、パケット・タイプ表示を前記識別部に導入するように構成されている、ことを特徴とする。

パケット・タイプを指定することにより、あるタイプのパケットを容易に識別し、したがって容易に処理できることが得られる。

本発明の他の実施例は、フレームの前記制御部が、次のフレームの新たなパケットの開始位置を含んでいる、ことを特徴とする。

現在のフレームの新たなパケットの開始位置を示す代わりに、次のフレームの新たなパケットの開始位置を示すことにより、当該位置についての情報を処理するのにより多くの時間が利用可能となる。その結果、フレームの部分を蓄積するためのバッファを省くことができる。

本発明の他の実施例は、前記パケットの前記長さが1バイトより大きな基本データ・ユニットの整数倍である、ことを特徴とする。

これらの基本データ・ユニットを導入することにより、パケットの長さは、限られた数の値のみを有することができ、パケットの長さを符号化するのに要する

ビット数を減少させることができる。

本発明は、以下において、図面を参照しながら説明される。

ここで、図1は、本発明による送信システムを示す。

図2は、2つのMPEG移送ストリーム・フレームから構成される基本フレームの構造を示す。

図3は、IEEE802.14の提案に従った識別子バイトを有するATMセルを含んだパケットを示す。

図4は、可変長セルを含むパケットを示す。

図5は、STMセルを含むパケットを示す。

図6は、図3、図4および図5によるデータ・フォーマットを運ぶことができるフレーム構造のためのコントローラ18のブロック図である。

図1による送信システムにおいて、ATM信号は、送信機2のマルチプレクサ4の第1入力に与えられる。STM信号は、マルチプレクサ4の第2入力に与えられ、可変長セルのシーケンスは、マルチプレクサ4の第3入力に与えられる。コントローラ6の第1出力は、マルチプレクサ4の制御入力に接続されている。マルチプレクサ4の出力は、フレーム・アセンブラ8として参照されるフレーム組立て手段の入力に接続されている。

コントローラ6の第2出力信号は、出力信号V-ATMを運び、正当性表示挿入装置10として参照される正当性表示挿入手段の第1入力に接続されている。コントローラ6の第3出力は、出力信号V-STMを運び、正当性表示挿入装置10の第2入力に接続されている。コントローラ6の第4出力は、出力信号V-VLを運び、正当性表示挿入装置10の第3入力に接続されている。

正当性表示挿入装置10の出力は、フレーム・アセンブラ8の第2入力に接続されている。フレーム・アセンブラ8の出力は、送信機2の出力に結合されている。

送信機2の出力は、送信媒体12を介して受信機14の入力に結合されている。受信機14の入力は、コントローラ18の入力と、ここではフレーム・ディスアセンブラ16であるフレーム分解手段の入力とに接続されている。コントロー

ラ18の出力は、フレーム・ディスアセンブラ16の第2入力に接続されている。フレーム・ディスアセンブラ16の第1出力では、ATMフォーマットの出力信号が利用可能である。フレーム・ディスアセンブラ16の第2出力では、STMフォーマットの出力信号が利用可能である。フレーム・ディスアセンブラ16の第3出力では、可変長パケットを含む出力信号が利用可能である。

図1による送信システムは、ATMフォーマットおよびSTMフォーマットのデータを送信するように構成されている。また、この送信システムは、イーサネット・パケットまたはTCP/IPパケットのような可変長パケットの送信もサポートする。異なるタイプのデータの基本ユニットは、いわゆるプロトコル・データ・ユニット(PDU: Protocol Data Unit)に梱包される。

コントローラ6は、マルチプレクサ4の入力信号のいずれをマルチプレクサ4の出力に通過させるべきかを示す制御信号をマルチプレクサ4に与える。コントローラ6とマルチプレクサ4との組合せは、入力を選択を高速に変更するように構成されており、ATMセル、STMデータおよび可変長パケットがインターリーブされた出力ストリームを生成する可能性を導入する。

正当性表示挿入装置10が、フレーム・アセンブラ8によって組み立てられるフレームに正当性表示を導入できるようにするために、コントローラ6は、マルチプレクサの入力における信号の正当性についての情報を提供する。正当性表示を使用することにより、受信機は、ペイロード・データを運んでいるパケットから利用されていないパケットを区別することができる。DAVIC仕様書においてすでに規定されているもの以外の識別を使用することにより、他のタイプのデータ・フォーマットを識別することが可能になる。

フレーム・アセンブラ8は、マルチプレクサ4の出力データと正当性表示とを含むフレームを組み立てる。データのフレームは、送信媒体12を介して受信機14に送信される。

受信機14において、コントローラは、フレームの開始を判断し、また、入力信号がATMセルのストリームを運んでいるのか、異なるタイプの信号を運んでいるのかを正当性表示から判断する。この情報は、ディスアセンブラ16を制御

するために使用される。ディスアセンブラ16は、フレームから異なるデータ・フォーマットを抽出し、受信機14の対応する出力にそれらを出力する。ある受信機は1つのタイプのデータのみを受信するように構成可能であることが分かる。このような場合には、その1つのタイプのデータが受信機14の入力におけるフレームに存在する場合にのみ、受信機の出力に信号が存在することとなる。

図2による信号は、2つの標準MPEG移送多重パケットからなる1つのシーケンスを含んでいる。本発明によるフレームは、2つの連続したMPEG移送ストリーム・パケットの187バイトのペイロードによって運ばれる。これらのMPEG移送多重パケットの1番目のものは、1バイトの同期信号20と、187バイトのペイロード22と、16バイトの誤り制御部24とを備えている。これらのMPEG移送多重パケットの2番目のものは、1バイトの同期信号24

と、187バイトのペイロード26と、16バイトの誤り制御部28とを備えている。同期信号は、2進数“01000111”の値を有する固定された8ビットのフィールドであり、フレーム同期のために使用される。フレームは、4つの制御バイト22-1 (CTRL0)、26-1 (CTRL1)、26-5 (CTRL2) および22-6 (CTRL3)、ならびにユーザ・データを運ぶスロットとも呼ばれる複数の基本データ・ユニット22-2...22-5、26-2...26-5を備えている。これらのスロットは、整数倍のバイトを備えている。CTRL0バイトの後からは新たなスロットが開始する必要はなく、前のフレームからのスロットを続けることも可能である。これは、利用されないスペースがフレームには存在しないので、フレームの効率を増加させることになる。CTRL0バイトは、現パケットが2つのMPEG移送ストリーム・パケットからなるシーケンスの1番目のものであることを示す。CTRL0の値は、2進数E1PSSSSSである。ここで、E、PおよびSビットは以下に定義される。CTRL1バイトは、現パケットが2つのパケットからなるシーケンスの2番目のものであることを示す。その値は2進数E0PSSSSSである。ここで、E、PおよびSビットは以下に定義される。

Eビットは1ビットの誤りフラグである。このビットが“1”に設定されてい

ると、このビットは、関連する187バイトのペイロード内に少なくとも1ビットの訂正不可能な誤りが存在することを示している。このビットは、トランスポート層のエンティティによって“1”に設定されてもよい。このビットが“1”に設定されているとき、このビットは、誤っているビットの値が訂正されない限り、“0”にリセットされない。

Pビットは、1ビットの優先度フラグである。このビットが“1”に設定されていると、このビットは、関連するパケットが、優先度フラグが“0”に設定されているペイロードよりも高い優先度を有することを示している。

5ビットのSSSSSのフィールドは、正当性表示である。その値が2進数“11110”に等しいならば、それは、DAVIC標準に従った正当なATMセルのストリームがペイロード内にあることを意味する。このような場合には、スロットは使用されない。1番目のMPEG移送ストリーム・パケットは、53バイトからなる3つのATMセルと第4のATMセルの27バイトとを含む。2番目のMPEG移送ストリーム・パケットは、第4のパケットの残りの26バイトと3つの別のATMセルとを含む。この場合には、CTRL3バイトは存在しない。

SSSSS列が、別の値、たとえば“01011”を有するならば、それは、上述したATMストリームとは異なる信号がペイロード22および26内に存在することを意味する。SSSSS列によって、どのタイプの信号がペイロード内にあるかを示すことができるが、SSSSS列によって、ペイロードがDAVICのATMストリームとは異なるフォーマットを運ぶことのみを示すこともできる。後者は、異なるタイプのデータがペイロード内でインタリーブされる可能性を開く。このような場合には、このデータは、それ自身により識別情報を運ぶ必要がある。

CTRL2バイトは予約されている。このバイトは、処理、管理および維持の情報(OAM: Operation, Administration and Maintenance)の運搬用に定義されるであろう。

CTRL3バイトは、2番目のMPEG移送パケットにおける新たなプロトコ

ル・データ・ユニット（PDU）の最初のバイトの位置を示す。新たな各PDUは、新たなタイムスロットにより開始する。この情報を使用することにより、デイスアセンブラ16は、フレームからPDUを容易に抽出することができる。

図3は、IEEE802.14標準（未公表）の草案に従ったATMセルのシーケンスである第1タイプのPDUを示している。このシーケンスは、識別部が

ここでは各ATMセルに先行する1バイトの識別子40である点で、ATMセルの標準化されたDAVICシーケンスとは異なる。識別子バイト40は、以下の表により定義される3つのフィールドを有する。

フィールド	使用	サイズ
フォーマットID	PDUのタイプ（設定=00）	2ビット
暗号化キー	奇偶暗号化キー識別子	1ビット
予備	フォーマットIDの拡張用予備（設定=0）	5ビット

フォーマットID40-1フィールドはPDUのタイプを示す。このフィールドはすべてのPDUに存在する。ATMのPDUに対して、これらのビットは“00”に設定される。暗号化キー識別子ビット40-2は、セキュリティを増大するために、2つのセットの暗号化キーの間の切り換えを示すために使用される。識別子40の最後の5ビットからなる部分40-3は、将来のフォーマットIDを導入するために予備として確保されている。

図4は、可変長セルのPDUである第2タイプのPDUを示している。このタイプのセルは、4つのフィールドを備えた識別子44を有する。これらのフィールドは、以下の表に従った意味を有する。

フィールド	使用	サイズ
フォーマットID	PDUのタイプ (設定=1)	1ビット
暗号化キー	奇偶暗号化キー識別子	1ビット
シーケンス	細分化/再構成用シーケンス識別子 10=先頭データ・フラグメント 00=VLセル内フラグメント 01=最終データ・フラグメント 11=VLセルの開始および終了がともに このフラグメント内にある。	2ビット
サイズ	同じフラグメント用に続くスロット数	4ビット

フォーマットIDフィールド44-1は、PDUのタイプを示すビットである。これは値“1”に設定される。暗号化キー識別子44-2は、図3を参照しながらすでに説明したものと同一意味を有する。シーケンス識別子44-3は、143バイトよりも大きな可変長データ・ユニットを処理するために存在する。シーケンス識別子44-3が2進数“10”の値を有するならば、それは、現在のフラグメントがより大きなVLセルからの最初のフラグメントであることを意味する。シーケンス識別子44-3が2進数“00”の値を有するならば、それは、現在のフラグメントがVLセル内のフラグメントであり、少なくとも1つのフラグメントが後続することを意味する。シーケンス識別子44-3が2進数“01”の値を有するならば、それは、現在のフラグメントがVLセルの最後のセグメントであることを意味する。シーケンス識別子44-3が2進数“11”の値を有するならば、それは、現在のフラグメントがVLセルの唯一のフラグメントであることを意味する。シーケンス・フィールドは、複数のVLのPDUから完全なVLパケットを抽出するために使用される。サイズ識別子44-4は、同じPDUに対して続く9バイトのスロットの数を表す4ビットから構成される。

図5は、STMデータを運ぶために用意されている第3タイプのPDUを示している。STMは、しばしば電話通信またはISDNの分野用に、固定された64Kbpsのビットレートの接続をサポートするために使用される。STMのPDUは、1バイトのヘッダ46と8バイトのSTMセル48とを備えている。その結果、STMのPDUは、正確に1スロットを満たす。ヘッダ46は、以下の

表に従った3つのフィールド46-1、46-2および46-3を備えている。

フィールド	使用	サイズ
フォーマットID	PDUのタイプ(設定=01)	2ビット
暗号化キー	奇偶暗号化キー識別子	1ビット
ストリーム識別子	STMストリーム識別子 NTは、入来するS_PDUをこのフィールドの値に関してフィルタリングすることができる。各ストリームは、8個までの呼のデータを含む。	5ビット

“01”の値を有するフォーマットID46-1は、STMのPDUが存在することを示す。下流側においてSTMを実現するためのさまざまなオプションがある。

STMデータを移送する第1の方法は、単一のスロットのサイズを有するPDUを使用することである。また、ヘッダ・バイトは、セル・タイプ識別子であるセル・タイプ情報と、STMストリーム識別子とを含む。64Kbps接続ごとの1スロットにつき単一のバイトが割り当てられる。ここで、スロットは、互いに125T秒間隔でスケジューリングされる。1つの64kbpsの接続のみがアクティブな場合には、これは、約1.5%である30Mbpsストリームにおいて125T秒につき7バイトのオーバーヘッドを生み出す。この方法は、下流側の1つのキャリアにつき256個までの同時にアクティブとなる呼のアドレス指定をサポートする。

図5によるPDUで使用されるSTMを移送する選択的な方法は、STMセルのデータ用の実際のSTMストリームを識別するための5ビットのストリーム識別子を導入することである。ストリーム識別子のサイズのために、同時にアクティブな呼の数は32である。STMセルは、1つのSTMストリームからの連続した8バイトを含む。これは、ATMストリームからの8バイトのバッファのために、 $8 \times 125 \mu\text{秒} = 1\text{m秒}$ の付加的な遅延になる。

図6による制御ユニット18において、入力は、フレーム同期装置51の入力、制御バイト・セクタ52およびPDUヘッダ・セクタ56に接続されている。フレーム同期装置51の出力は、フレーム・バイト・カウンタ50のリセット入力の入力に接続されている。フレーム・バイト・カウンタ50の出力は、フレームの現在のバイトの番号を運び、論理ユニット58の入力および制御バイト・セクタ52の入力に接続されている。

制御バイト・セクタ52の第1出力は、ATMセル用の正当性表示SSSSSを運び、論理ユニット58に接続されている。制御バイト・セクタ52の第2出力は、リセット信号を運び、PDUバイト・カウンタ54に接続されている。PDUバイト・カウンタ54の出力は、現在のPDUの現在のバイトの番号を運び、論理ユニット58およびPDUヘッダ・セクタ56に接続されている。PDUヘッダ・セクタの第1出力は、現在のPDUのバイト数を運び、PDUバイト・カウンタ54の入力に接続されている。PDUヘッダ・セクタ56の第2出力は、現在のPDUのタイプを表す信号を運び、論理ユニット58に接続されている。論理ユニット58の出力は、コントローラ18の出力を構成する。

フレーム・バイト・カウンタ50は、0から186までをカウントすることができるカウンタである。このカウンタは、フレームの現在のバイトの番号を出力する。フレーム同期装置51は、187バイトの各フレームの開始を判断する。フレーム同期装置51は、各フレームの開始時に、リセット・パルスをフレーム・バイト・カウンタ50に発行し、このカウンタをリセットする。これにより、フレーム・バイト・カウンタは、制御ユニット18の入力におけるフレームと同期する。

制御バイト・セクタ52は、制御バイトCTRL0、CTRL1、CTRL2およびCTRL3を入力ストリームから抽出するように構成されている。制御バイト・セクタ52は、フレーム・バイト・カウンタ50が値0または値

156を有するならば、入力におけるバイトを制御バイトとして選択するように構成されている。フレーム・バイト・カウンタの位置0で検出される制御バイトの第1ビットが値“1”を有するならば、前記制御バイトは、CTRL0バイト

である。その値は記憶され、ビットSSSSSの値は論理ユニット58に渡される。シーケンスSSSSSが“11110”に等しいならば、フレームは、DAVIC標準に従ったATMセルのシーケンスを含み、論理ユニット58は、フレーム・ディスアセンブラ16（図1）にコマンドを発行し、すべてのペイロードをATM出力に通過させる。シーケンスが“11110”とは異なるならば、フレームは、PDUに基づくデータを含んでいる。

フレーム・バイト・カウンタ50の位置186にある制御バイトは、CTRL2またはCTRL3バイトである場合がある。フレーム・バイト・カウンタ50の位置0にある同じフレームの制御バイトがCTRL0バイトであったならば、位置186にあるバイトはCTRL3バイトである。そうでなければ、位置186にあるバイトは、CTRL2バイトである。

CTRL3バイトが存在する場合には、次のフレーム（すなわちフレームの一部）の最初の新しいPDUが開始するバイト番号を示すその内容は、後の使用のために記憶される。

PDUバイト・カウンタ54は、PDUバイトをカウントするように構成されている。これは、あらかじめ設定された値から開始するダウン・カウンタとして構成され、0にカウント・ダウンする。PDUバイト・カウンタ54は、PDUバイトがペイロードに存在する場合にのみディクリメントされる。このカウンタは、CTRL0、CTRL1、CTRL2またはCTRL3バイトの存在する間はディクリメントされない。PDUバイト・カウンタは、フレーム・バイト・カウンタの値が前のCTRL3バイトの値に対応するならば、制御バイト・セクタ52によって“0”にリセットされる。このリセットは、新たなPDUの開始

を示す。PDUヘッダ・セクタ56は、PDUバイト・カウンタ54が値“0”を有するならば、入力信号から現在のバイトを選択する。PDUヘッダ・セクタは、ヘッダに存在する情報から、PDUのタイプおよびPDUの長さを判断する。

ATMセルのPDUは、PDUヘッダの最初の2ビットの値“00”によって認識することができる。このようなATMのPDUの長さは54バイトである。

セル・タイプは、論理ユニット58に渡され、ディスアセンブラ16（図1）を介して入力信号をATM出力にルーティングすることを可能にする。論理ユニット58は、PDUカウンタの値が変更され、かつ、PDUバイト・カウンタの値が0に等しくない場合にのみ、読み取りコマンドをディスアセンブラ16に提供するように構成されている。これは、CTRLバイトおよびPDUヘッダが受信機の出力の1つに渡されることを防止するために行われる。CTRLバイトが入力にあるならば、PDUバイト・カウンタは進められない。したがって、CTRLバイトは、受信機の出力に渡されない。PDUヘッダが入力に存在するならば、PDUバイト・カウンタは、0の値を有し、したがって、PDUヘッダは、受信機の出力に渡されない。最初のPDUバイト後のPDUバイト数（#PDUバイト）は53である。この数は、プログラム可能PDUバイト・カウンタ54にロードされる。PDUバイト・カウンタは、データのバイトが入力から読み込まれるたびにデクリメントされる。PDUバイト・カウンタは、53バイトが入力から読み込まれた後に値ゼロを有する。つづいて、PDUヘッダ・セクタは、次のPDUのヘッダを読み取る。

VLのPDUは、PDUヘッダの最初のビットの値“1”によって認識することができる。最初のPDUバイト後のPDUバイトの数（#PDU）は、PDUヘッダの最後の4ビットによって表される長さ表示Lから、 $\#PDU\text{バイト} = 8 + L * 9$ に従って判断される。PDUのタイプは、論理ユニット58にも渡さ

れる。

STMのPDUは、PDUヘッダの最初の2ビットの値“01”によって認識することができる。このようなPDU（ヘッダを含む）の長さは、9バイトであり、#PDUバイトに対して8の値になる。PDUのタイプおよびストリーム識別子は、ディスアセンブラ16に渡される。後者は、現在のPDUのバイトが属するSTMストリームを識別するために使用される。この情報は、STM信号をそれらの最終目的地に正確にルーティングするために使用される。

【図1】

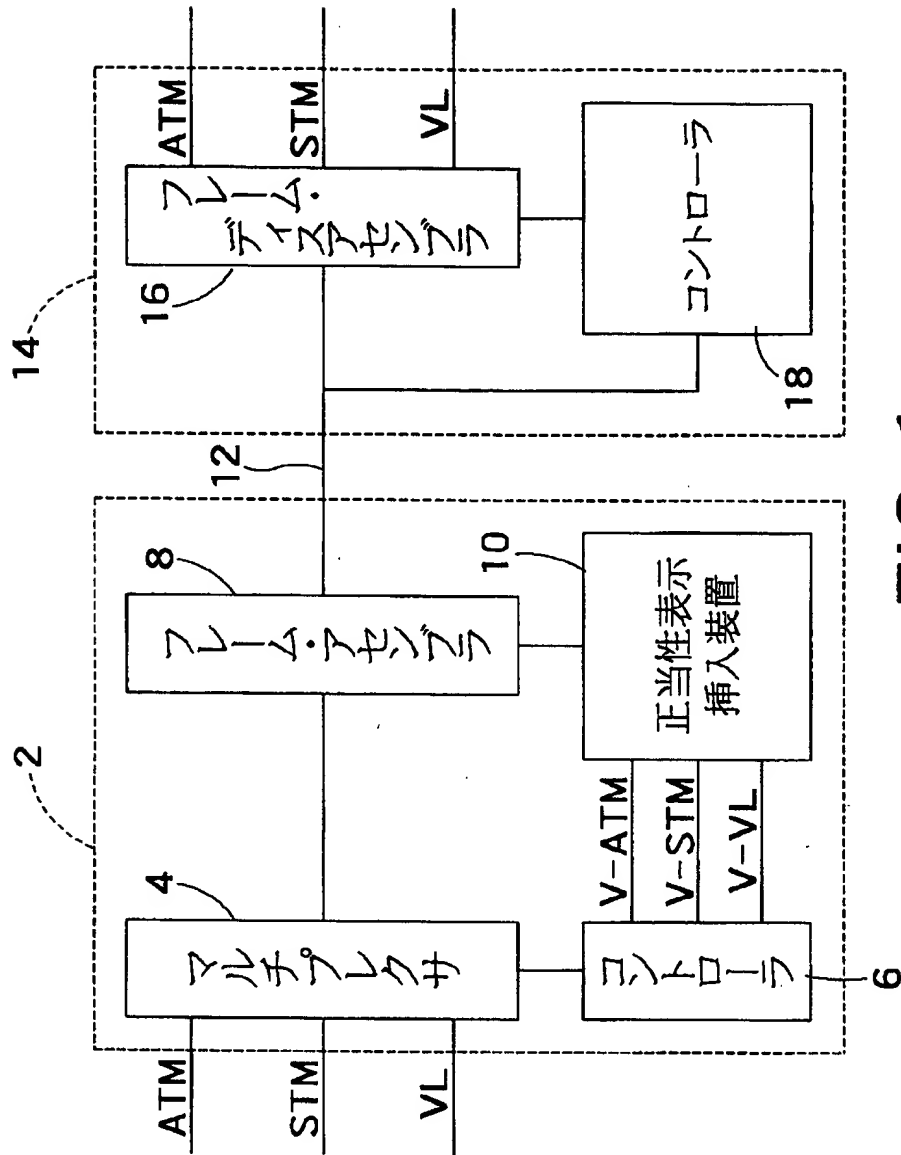


FIG. 1

【図2】

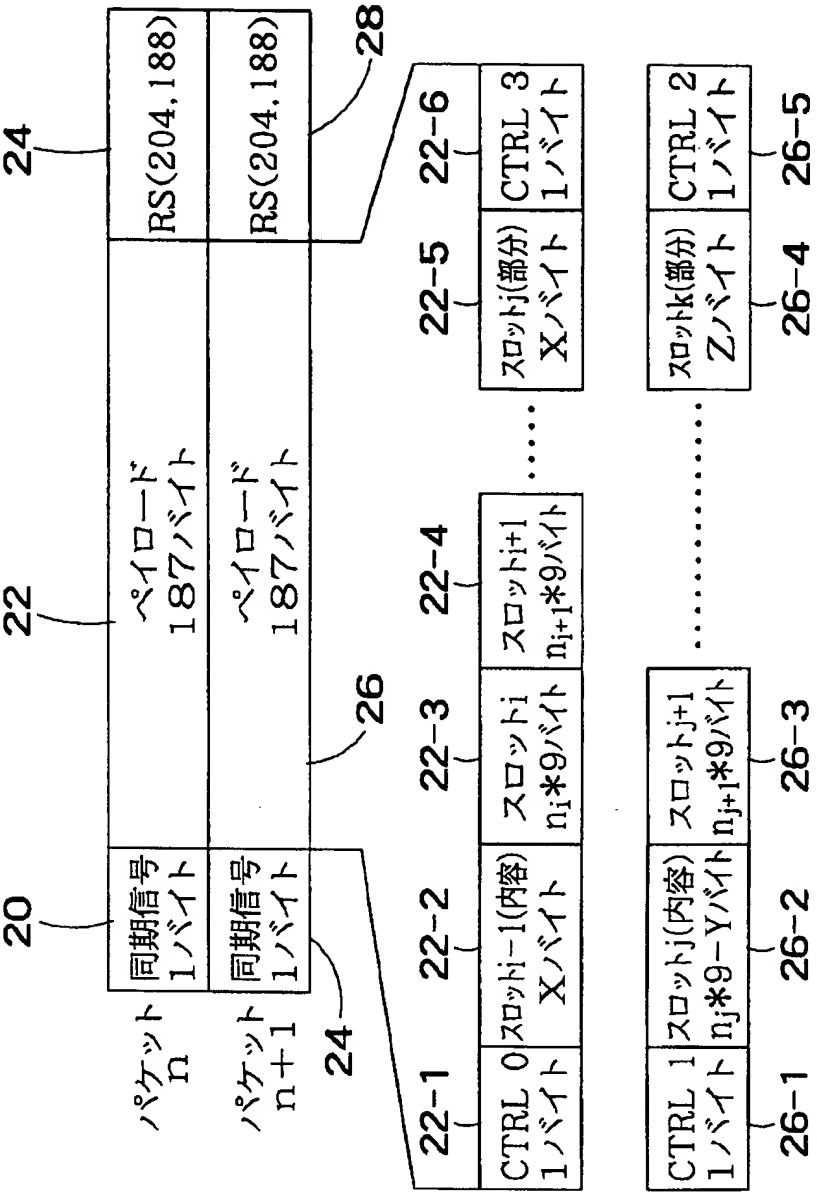


FIG. 2

【図3】

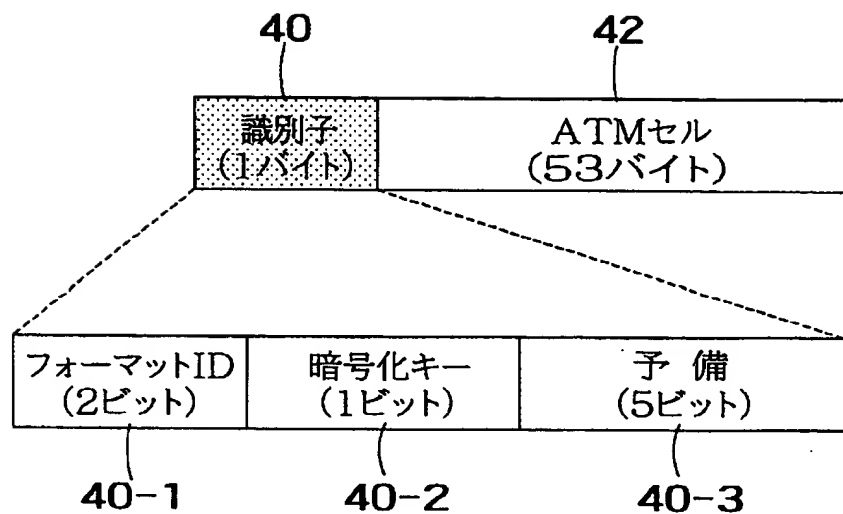


FIG. 3

【図4】

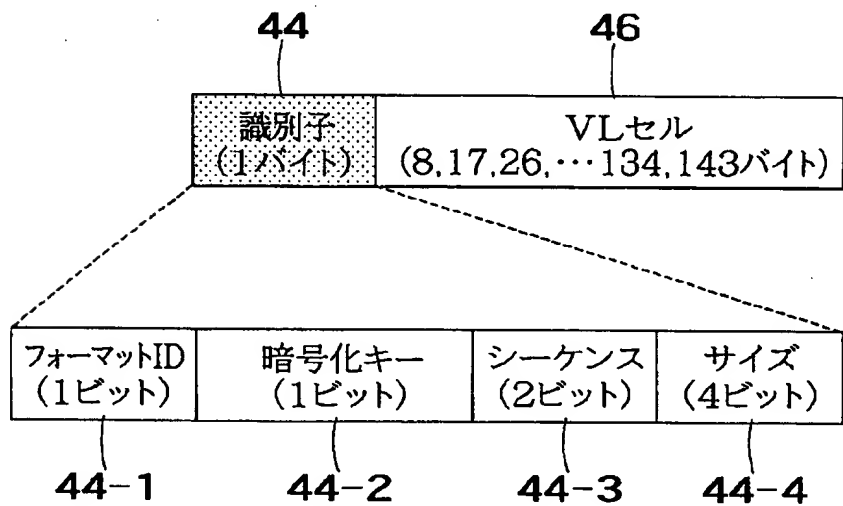


FIG. 4

【図5】

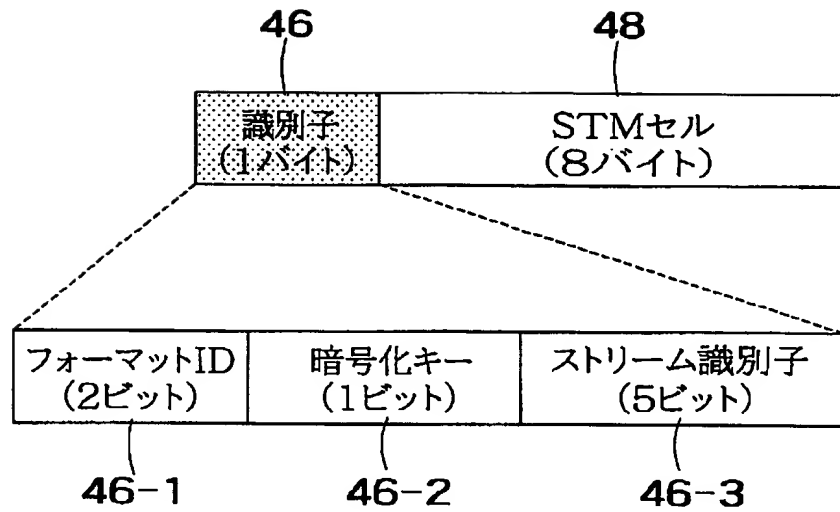


FIG.5

【図6】

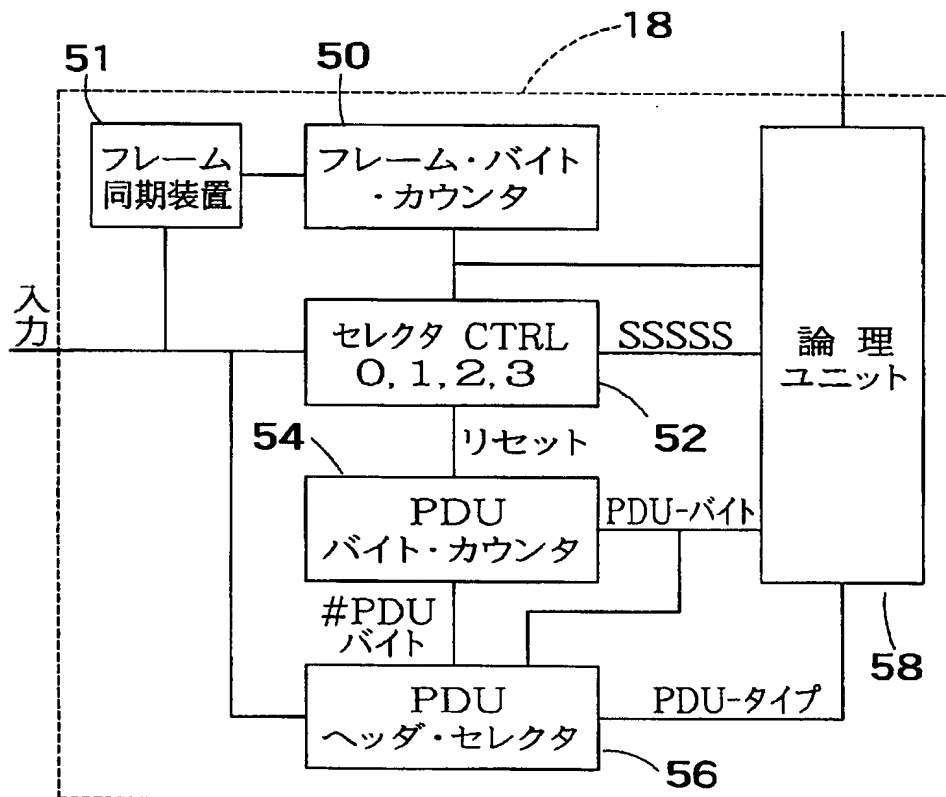


FIG.6

【国際調査報告】

INTERNATIONAL SEARCH REPORT

International application No.

PCT/IB 97/01157

A. CLASSIFICATION OF SUBJECT MATTER		
IPC6: H04L 29/02 // H04N 7/52 According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
IPC6: H04L, H04Q		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
SE,DK,FI,NO classes as above		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
EDOC, WPIL		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	DAVIC 1.1 Specification Part 8, "Lower Layer Protocols and Physical Interfaces", 1996, see especially paragraph 7.7.5.1	1-10
A	WO 9534977 A1 (TELEFONAKTIEBOLAGET LM ERICSSON), 21 December 1995 (21.12.95), page 33, line 4 - page 34, line 10, figure 24A	1-10
T	IEICE Transactions on Information and Systems, Volume E79-D, No 6, June 1996, (Tokyo), H. Kasahara et al, "DAVIC: Interoperability Solution for Video-on-Demand Systems"	1-10
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input checked="" type="checkbox"/> See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "B" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "Z" document member of the same patent family		
Date of the actual completion of the international search		Date of mailing of the international search report
21 April 1998		27-04-1998
Name and mailing address of the ISA/ Swedish Patent Office Box 5055, S-102 42 STOCKHOLM Facsimile No. +46 8 666 02 86		Authorized officer Anders Ströbeck Telephone No. +46 8 782 25 00

INTERNATIONAL SEARCH REPORT
 Information on patent family members

02/04/98

 International application No.
 PCT/IB 97/01157

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
WO 9534977 A1	21/12/95	AU 2755295 A	05/01/96
		BR 9507985 A	12/08/97
		CA 2190459 A	21/12/95
		EP 0765557 A	02/04/97
		FI 964981 A	11/02/97
		NO 965274 A	12/02/97
		SE 503317 C	13/05/96
		SE 9402051 A	14/12/95
<hr/>			